

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-053324

(43)Date of publication of application : 20.02.1992

(51)Int.Cl.

H04J 3/06
H04L 7/08

(21)Application number : 02-161443

(71)Applicant : SONY CORP

(22)Date of filing : 21.06.1990

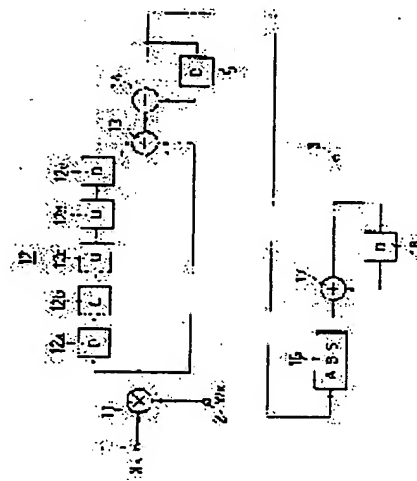
(72)Inventor : SUZUKI MITSUHIRO

(54) METHOD OF PULLING INTO SYNCHRONISM

(57)Abstract:

PURPOSE: To pull-in frame synchronization in a short time by continuing the accumulation which judges the acquisition of frame synchronization even after the occurrence of cycle slip without canceling the accumulation due to the occurrence of the cycle slip.

CONSTITUTION: An adder circuit 14 obtains a 1st accumulating value, in which an initial value is started from 0, 1 is incremented when a unique word is detected at the prescribed location of a frame and 1 is decremented when the unique word is not detected at the prescribed location of the frame. Then the absolute value of the 1st accumulating value is limited at a 1st prescribed value decided by a delay stage number of a delay circuit 12, an adder circuit 17 obtains a 2nd accumulating value by accumulating the absolute value of the 1st accumulating value and when the 2nd accumulating values are 2nd prescribed values or above, it is judged that frame synchronization is pulled-in. Thus, in the case of the occurrence of a cycle slip, frame synchronization is pulled-in a shorter time than that of a conventional synchronization pulling-in method.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

3/19/3

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-53324

⑬ Int. Cl.⁹

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)2月20日

H 04 J 3/08
H 04 L 7/08

A 7117-5K
A 8949-5K

審査請求 未請求 請求項の数 1 (全11頁)

⑮ 発明の名称 同期引込み方法

⑯ 特 願 平2-161443

⑰ 出 願 平2(1990)6月21日

⑱ 発 明 者 鈴木 三 博 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑲ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号
⑳ 代 理 人 弁理士 小 池 晃 外2名

明 細 書

1. 発明の名称
同期引込み方法

2. 特許請求の範囲

フレームの所定位置に配置されたユニークワードを用いてフレーム同期を引き込む同期引込み方法であって、

初期値を0から開始し、上記フレームの所定位置において、ユニークワードを検出したときに+1を加算し、ユニークワードを検出しないときに-1を加算して第1の累積値を求めると共に、第1の累積値の絶対値を第1の所定値によって制限し、

上記第1の累積値の絶対値を累積して第2の累積値を求め、

第2の累積値が第2の所定値以上のときフレーム同期が引き込まれた状態と判断することを特徴とする同期引込み方法。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明は、同期引込み方法に関し、例えばインマルサットSTD-Cシステムのフレーム同期引込み方法に関する。

B. 発明の概要

本発明に係る同期引込み方法は、フレームの所定位置に配置されたユニークワードを用いてフレーム同期を引き込む同期引込み方法であって、初期値を0から開始し、フレームの所定位置において、ユニークワードを検出したときに+1を加算し、ユニークワードを検出しないときに-1を加算して第1の累積値を求めると共に、第1の累積値の絶対値を第1の所定値によって制限し、第1の累積値の絶対値を累積して第2の累積値を求め、第2の累積値が第2の所定値以上のときフレーム同期が引き込まれた状態と判断することにより、フレーム同期引込み中にサイクルスリップが発生

した場合でも、従来に比してフレーム同期を短時間で引き込めるようにしたものである。

C. 従来の技術

国際海上通信、すなわち船舶と陸地間あるいは船舶相互間の通信は主として短波に依存していたが、通信時間帯やカバレージの点で制約を受けると共に、通信品質、回線容量の点でも十分なものとはいえなかった。そこで、所謂インマルサット (INMARSAT: International Maritime Satellite Organization) が1979年に発足し、大西洋、太平洋において1982年から海事衛星通信システム (以下インマルサットシステムという) の運用が開始した。

このインマルサットシステムは、静止又は移動衛星を中継して、船舶と陸地間あるいは船舶相互間の通信を行うものであり、衛星、回線や呼 (トラヒック) を制御するネットワーク制御局 (NCS: Network Coordination Station)、陸地側の海岸地球局 (CES: Coast Earth Station)、船

側側の船舶地球局 (MES: Mobile Earth Station) 等から構成される。

さらに、上記船舶地球局は提供されるサービス等によって以下のように分類されている。

直径1.2 m程度のパラボラアンテナを使用し、電話、テレックス等の低速データ通信、音声帯域データ通信、5.6 Kbps 高速データ (船→陸) 通信が可能な標準A局、小型船舶を対象とし、船上アンテナの小型化 (直径0.4 m程度のショートバックファイアアンテナ)、経済化を目指し、電話、テレックス等の低速データ通信が可能な標準B局、同じく小型船舶を対象とし (ショートバックファイアアンテナ、ダイポールアンテナ等を使用)、避難安全通信を主眼として避難安全通信、テレックス等の低速データ通信が可能な標準C局、上記標準A局より大型な直径2.5~3 mのパラボラアンテナを有し、オイルリグ等における高速データ通信、多重電話伝送等が可能な標準D局がある。

ところで、インマルサットシステムでは、使用周波数として、衛星と船舶地球局間では1.6/1.

- 3 -

5 GHz 帯が、衛星と海岸地球局間では6/4 GHz 帯が使用され、呼 (トラヒック) が発生したときに回線を割り当てる所謂デマンドアサイン (Demand assigned) 方式が用いられている。そして、電話には周波数変調/時分割多元接続 (FDM/TDMA: Frequency Modulation/Time Division Multiple Access) 方式が、テレックス等の低速データには2相位相変調 (BPSK: Binary Phase Shift Keying) によるTDM (TDM: Time Division Multiple Access) 方式 (陸→船) 及びTDMA方式 (船→陸) が用いられている。

ここで、上記インマルサットの標準C局のシステム (以下、インマルサットSTD-Cシステムという) について簡単に説明する。

インマルサットSTD-Cシステムは、第4図に示すように、衛星とインターフェイスするDCE (DCE: Data Circuit Terminating Equipment) 50と、ユーザインターフェイスを有するDTE (Data Terminal Equipment) 80とから構成され、例えば船舶から陸地にメッセージ (デ

- 4 -

ータ) を送るときには、上記DTE80において端末、例えばワードプロセッサからのデータが所定のフォーマットに変換された後、上記DCE50において誤り訂正符号化、BPSK変調等が施されて1.6 GHz 帯で衛星に送信される。そして、衛星において4 GHz 帯に変換された後、増幅されて海岸地球局に送信されるようになっている。また、陸地から船舶にメッセージ (データ) を送るときには、海岸地球局からデータが6 GHz 帯で衛星に送信される。そして、衛星において1.5 GHz 帯に変換された後、増幅されて船舶地球局の上記DCE50に送信される。そして、上記DCE50においてBPSK復調、誤り訂正等が施されてデータが再生され、上記DTE80を介して端末に送られる。

具体的には第4図に示すように、上記DCE50は、アンテナ (ANT) 51と、送信系回路60と、受信系回路70と、上記アンテナ51を送信時と受信時で切り換えて使用するための切換スイッチ52と、上記送信系回路60及び受信系回

- 5 -

- 6 -

路 70 に搬送波（キャリア）やクロックを供給する局部発振回路（SYNTH）53と、アクセス制御やメッセージをハンドリングするコントローラ 54 とから構成される。

上記送信系回路 60 は、上記コントローラ 54 からのデータに電力増幅のための擬似ランダム符号化を施すスクランブラ 61 と、誤り訂正を行うための畳み込み符号化を施す畳み込み符号器 62 と、バーストエラーをランダムエラーに変換するためのインタリーブを施すインタリーブ回路 63 と、2 相位相変調を行う BPSK 変調器 64 と、BPSK 変調後の信号を送信周波数信号に変換する乗算器 65 と、送信信号を増幅するハイパワーアンプ（HPA）66 とから構成される。

一方、上記受信系回路 70 は、上記アンテナ 51 からの受信信号を増幅するローノイズアンプ（LNA）71 と、受信信号を中間周波数信号に変換する乗算器 72 と、中間周波数信号の増幅を行う IF 回路 73、2 相位相変調の復調を行う BPSK 復調器 74 と、TDM のフレーム同期を

引き込むフレーム同期回路 75 と、インタリーブが施されたデータをもとに戻すデインタリーブ回路 76 と、畳み込み符号化されたデータの誤り訂正を行うビタビ復号器 77 と、擬似ランダム符号化されたデータをもとに戻すデスクランブラ 78 とから構成される。

ところで、インマルサット STD-C システムでは、データはフレーム単位で送られており、第 5 図に示すように、1 行が 162 シンボルからなり、64 行で 1 フレームが構成されている。すなわち、1 フレームは 10368（162×64）シンボルから構成され、各行の第 1 番目、第 2 番目のシンボル位置に所謂ユニークワード W_0 （ $W_0, W_1, W_2, \dots, W_{63}, W_{64}$ ）が配置され、続く 160 個のシンボル位置にデータが配置される。そして、これらのユニークワード W を検出することで、フレーム同期（フレームシンク）を取るようになってい

る。具体的には第 6 図に示すように、上記フレーム同期回路 75 の要部は、フレームの各行の第 1 番

- 7 -

目、第 2 番目のシンボル位置において受信されるシンボル X_k とユニークワード W_k （ $k=0 \sim 63$ ）の積を演算する乗算回路 91 と、この乗算値を累積するための加算回路 92 及び遅延回路 93 と、この累積値の絶対値を演算する ABS 回路 94 とから構成される。

すなわち、乗算回路 91 には、このフレーム同期回路 75 の要部の前段の回路で検出されたフレームの各行の第 1 番目、第 2 番目のシンボル X_k が端子 90 を介してフレームの先頭から順次供給される。そして、この乗算回路 91 は、上記シンボル X_k と端子 95 を介して順次供給されるユニークワード W_k を乗算し、乗算値を加算回路 92 に出力する。具体的には、この乗算回路 91 は、シンボル X_k がユニークワード W_k と等しいときは“1”を出力し、シンボル X_k がユニークワード W_k と異なるときは“-1”を出力する。

加算回路 92 は、遅延回路 93 からの前回の加算値に乗算回路 91 からの乗算値を加算する。すなわち、加算回路 92 と遅延回路 93 は累積回路

- 8 -

を構成する。例えば、加算回路 92 の出力は、シンボル X_k がユニークワード W_k に等しいときに“1”増加し、シンボル X_k がユニークワード W_k と異なるときに“-1”減少する。

このようにして累積された加算回路 92 からの累積値は、ABS 回路 94 においてその絶対値が取られ、端子 96 から出力される。

そして、ABS 回路 94 からの累積値の絶対値が所定値以上のとき、フレーム同期が正しく引き込まれたものとして、データ受信が行われる。

ところで、BPSK 変調方式における復調（同期検波）は、基準となる搬送波と受信信号との位相比較を行い、例えば同相ならば“1”、逆相ならば“-1”とすることにより行われる。ところで、TDM 方式を用いる衛星通信では、この復調の基準となる搬送波は、例えばフレームの先頭部に短い時間付加されて送られてくる所謂搬送波再生符号（CR: Carrier Recovery）を再生して得られる。したがって、図 6 状態、例えばフェージング等により CNR が劣化すると、基準となる再生搬

送波の位相が間違った位相に引き込まれる所謂サイクルスリップが起こり、受信シンボルが反転することがある。このサイクルスリップがフレーム同期引込み中に発生すると、上記乗算回路 9 1 の出力は、第 7 図に示すように、サイクルスリップが発生する前後で反転する。そして、サイクルスリップが発生する前までに累積された A B S 回路 9 4 からの累積値の絶対値の演算が開始し、累積値の絶対値が "0" になってから、再びフレーム同期引込みのための累積が開始する。この結果、累積値の絶対値が所定値になるまでに時間がかかり、フレーム同期引込みに時間がかかる問題があった。

D. 発明が解決しようとする課題

以上のように、従来の同期引込み方法では、フレーム同期引込み中にサイクルスリップが発生すると、フレーム同期引込みに時間がかかる問題があった。

本発明は、このような実情に鑑みてなされたものであり、フレーム同期引込みにサイクルスリ

ップが発生しても、フレーム同期引込みを従来に比して短時間に行うことができる同期引込み方法の提供を目的とする。

E. 課題を解決するための手段

上記課題を解決するために、本発明に係る同期引込み方法は、フレームの所定位置に配置されたユニークワードを用いてフレーム同期を引き込む同期引込み方法であって、初期値を 0 から開始し、上記フレームの所定位置において、ユニークワードを検出したときに +1 を加算し、ユニークワードを検出しないときに -1 を加算して第 1 の累積値を求めると共に、該第 1 の累積値の絶対値を第 1 の所定値によって制限し、上記第 1 の累積値の絶対値を累積して第 2 の累積値を求め、該第 2 の累積値が第 2 の所定値以上のときフレーム同期が引き込まれた状態と判断することを特徴とする。

F. 作 用

本発明に係る同期引込み方法では、ユニークワ

- 1 1 -

ードを検出したときに +1 を加算し、ユニークワードを検出しないときに -1 を加算して第 1 の累積値を求めると共に、該第 1 の累積値の絶対値を第 1 の所定値によって制限する。そして、上記第 1 の累積値の絶対値を累積して第 2 の累積値を求め、該第 2 の累積値が第 2 の所定値以上のときフレーム同期が引き込まれた状態と判断する。

G. 実施例

以下、本発明に係る同期引込み方法の一実施例を図面を参照しながら説明する。

この実施例は、本発明に係る同期引込み方法を、例えば上述したインマルサット STD-C システムに適用したものである。すなわち、上述した第 4 図に示すフレーム同期回路 7 5 に適用したものであり、第 1 図は、本発明を実施するためのフレーム同期回路の要部のブロック回路図であり、上述した第 6 図に対応するものである。

ところで、インマルサット STD-C システムのフレームは、上述した第 5 図に示すように、1

- 1 2 -

行が 162 シンボルからなり、64 行で 1 フレームが構成されていて、各行の第 1 番目、第 2 番目のシンボル位置に所謂ユニークワード W_k (W_0, W_1, \dots, W_{63}) が配置され、続く 160 個のシンボルにデータが配置される。そして、これらのユニークワード W_k を検出することで、フレーム同期 (フレームシンク) を引き込むようになっている。

先ず、第 1 図に示すフレーム同期回路の要部について説明する。

フレーム同期回路の要部は、第 1 図に示すように、フレームの各行の第 1 番目、第 2 番目のシンボル位置において受信されるシンボル X_k とユニークワード W_k ($k=0 \sim 63$) の積を演算する乗算回路 1 1 と、該乗算値を遅延する遅延回路 1 2 と、上記乗算回路 1 1 からの乗算値から上記遅延された乗算値を減算する加算回路 1 3 と、該加算回路 1 3 からの加算値を累積するための加算回路 1 4 及び遅延回路 1 5 と、該累積値の絶対値を演算する A B S 回路 1 6 と、該累積値の絶対値を累

- 1 3 -

- 1 4 -

積するための加算回路17及び遅延回路18とから構成され、このフレーム回路の要部の前段の回路で検出されたフレームの各行の第1番目、第2番目のシンボルX、が端子1を介してフレームの先頭から順次供給されるようになっている。

そして、上記乗算回路11は、上記端子1を介して順次供給されるシンボルX、と端子2を介して順次供給されるユニークワードW、を乗算し、この乗算値を上記遅延回路12、加算回路13に送る。具体的には、この乗算回路11は、シンボルX、がユニークワードW、と等しいときは“1”を出力し、シンボルX、がユニークワードW、と異なるときは“-1”を出力する。

また、上記遅延回路12は、例えば直列に接続された5個の遅延回路12a～12eから構成され、上記乗算回路11からの乗算値を、例えば5行、すなわち810(162×5)シンボル遅延させて上記加算回路13に送る。

該加算回路13は、上記乗算回路11の出力から遅延回路12の出力を減算し、この減算結果

- 15 -

具体的には、上記遅延回路12a～12eの初期値を“0”とし、フレームの各行の第1番目、第2番目のシンボル位置のシンボルX、がユニークワードW、と連続して等しいときは、乗算回路11の出力は、第2図に示すように、連続して“1”となる。そして、加算回路13において、乗算回路11の現在の出力から乗算回路11の5個前の出力を減算し、この加算値(減算結果)の累積値を求めることにより、ABS回路16の出力であるこの累積値の絶対値は、第2図に示すように、第1の所定値、例えば“5”以下では“1”ずつ増加し、以後“5”に固定される。

この結果、上記累積値の絶対値の累積値を演算する加算回路17の出力は、第2図に示すように、“1、3(-1+2)、6(-3+3)、10(-6+4)、15(-10+5)、20(-15+5)、以後“5”を加算した値・・・となる。

そして、本発明に係る同期引込み方法は、上記加算回路17の出力が第2の所定値以上のときフレーム同期が正しく引き込まれたものと判断する。

(加算値)を上記加算回路14に送る。

該加算回路14は、上記遅延回路15からの前回の加算値に上記加算回路13からの加算値を加算する。すなわち、該加算回路14と遅延回路15は累積回路を構成する。例えば、加算回路14の出力は、上記加算回路13の出力が“1”のときに“1”増加し、該加算回路13の出力が“-1”のときに“1”減少する。

このようにして累積された加算回路14からの累積値は、ABS回路16においてその絶対値が取られ、この累積値の絶対値が上記加算回路17に送られる。

該加算回路17は、上記加算回路14と同様に、遅延回路18とて累積回路を構成し、上記ABS回路16からの累積値の絶対値の累積値を演算する。

そして、本発明に係る同期引込み方法は、この加算回路17の出力が所定値以上になったとき、正しくフレーム同期が引き込まれたものと判断する。

- 16 -

例えば、加算回路17の出力が、第2図の最下欄に示す従来の同期引込み方式におけるフレーム同期引込み判断基準、例えば“20”以上に対応する。本発明に係る同期引込み方法のフレーム同期引込み判断基準“70”以上になったときに、フレーム同期が正しく引き込まれたものと判断する。

ところで、上述したように、回線状態が悪化し、例えばフェージング等によりCNRが悪化し、所謂サイクルスリップが発生すると、受信シンボルが反転する。このサイクルスリップがフレーム同期引込み中に発生すると、上記乗算回路11の出力は、第3図に示すように、サイクルスリップが発生する前後で反転する。

この場合、ABS回路16の出力は、第3図に示すように、サイクルスリップが発生した時点から“1”ずつ減少して“0”となった後、再び“5”になるまで“1”ずつ増加する。

この結果、加算回路17の出力は、サイクルスリップが発生した時点から増加の割合が“4、3、2、1、0、1、2、3、4、5、以後5が連続

する・・・となる。すなわち、サイクルスリップが発生しても、フレーム同期引込み判断基準である加算回路17の出力は、第3図に示すように、サイクルスリップが発生した時点から"39、42、44、45、45、46、48、51、55、以後"5"を加算した値・・・となり、増加の割合は一時的に減少するが、その値は減少することはない。

すなわち、本発明に係る同期引込み方法では、加算回路17の出力、すなわちフレーム同期引込みを判断する累積値を、サイクルスリップの発生によってキャンセルせず、サイクルスリップ発生後も累積を継続する。この結果、従来の同期引込み方法に比して、フレーム同期を短時間に引き込むことができる。例えば、フレーム同期引込み判断基準を"70"以上とすると、第3図に示すように、本発明に係る同期引込み方法では、サイクルスリップが発生した時点から反転したユニークワードを12回連続して検出したときに、フレーム同期を引き込んだものと判断するが、従来の同期

引込み方法では、その時点での上記第6図に示すABS回路94の出力は、第3図の最下段に示すように"3"であり、フレーム同期が引き込まれたとは判断されない。

以上のように、本発明に係る同期引込み方法では、第1図に示すように、初期値を0から開始し、上記フレームの所定位置において、ユニークワードを検出したときに+1を加算し、ユニークワードを検出しないときに-1を加算して第1の累積値を加算回路14において求めると共に、この第1の累積値の絶対値を遅延回路12の遅延段数で決定される第1の所定値によって制限し、加算回路17において上記第1の累積値の絶対値を累積して第2の累積値を求め、この第2の累積値が第2の所定値以上のときフレーム同期が引き込まれた状態と判断することにより、サイクルスリップが発生したときに、従来の同期引込み方法に比して短時間にフレーム同期を引き込むことができる。

H. 発明の効果

- 19 -

以上の説明からも明らかなように、本発明に係る同期引込み方法では、初期値を0から開始し、フレームの所定位置において、ユニークワードを検出したときに+1を加算し、ユニークワードを検出しないときに-1を加算して第1の累積値を求めると共に、第1の累積値の絶対値を第1の所定値によって制限し、第1の累積値の絶対値を累積して第2の累積値を求め、第2の累積値が第2の所定値以上のときフレーム同期が引き込まれた状態と判断することにより、サイクルスリップが発生したときに、従来の同期引込み方法に比して、短時間にフレーム同期を引き込むことができる。

4. 図面の簡単な説明

第1図は本発明に係る同期引込み方法を実施するためのフレーム同期回路の要部のブロック回路であり、第2図は本発明に係る同期引込み方法の原理を説明するための上記第1図に示すフレーム同期回路の要部の出力を示す図であり、第3図はサイクルスリップが発生したときの本発明に係る

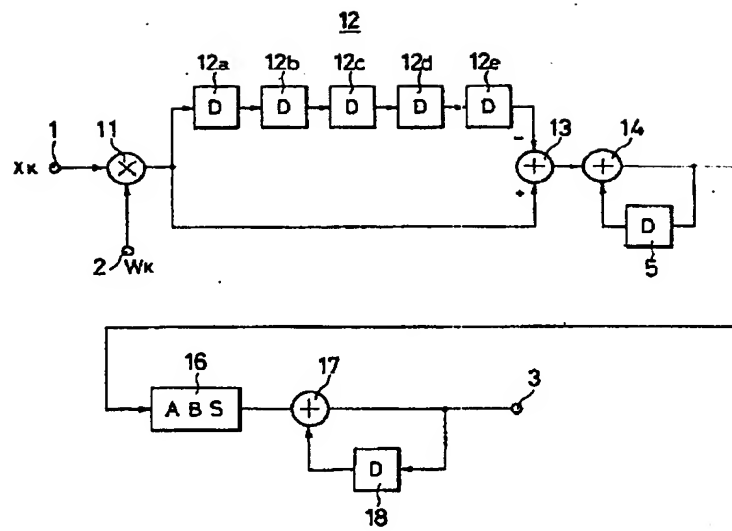
同期引込み方法の原理を説明するための第1図に示すフレーム同期回路の要部の出力を示す図であり、第4図はインマルサットSTD-Cシステムのブロック回路図であり、第5図はインマルサットSTD-Cシステムのフレーム構成を示す図であり、第6図は従来のフレーム同期回路の要部のブロック回路図であり、第7図はサイクルスリップが発生したときの上記第6図に示すフレーム同期回路の要部の出力を示す図である。

- 11 乗算回路
- 12 遅延回路
- 13、14、17 加算回路
- 15、18 遅延回路
- 16 絶対値回路

特許出願人 ソニー株式会社
代理人 弁理士 小 池 晃
同 田 村 榮 一
同 佐 藤 謙

- 21 -

- 22 -



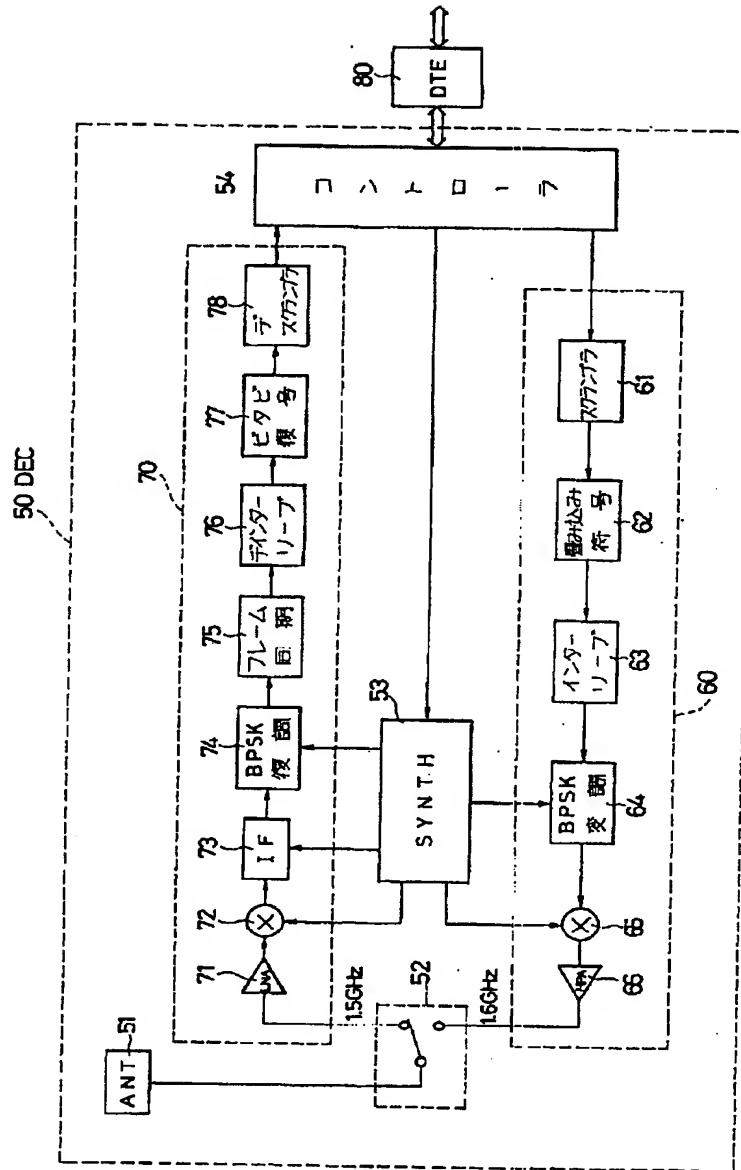
第 1 図

[illegible]

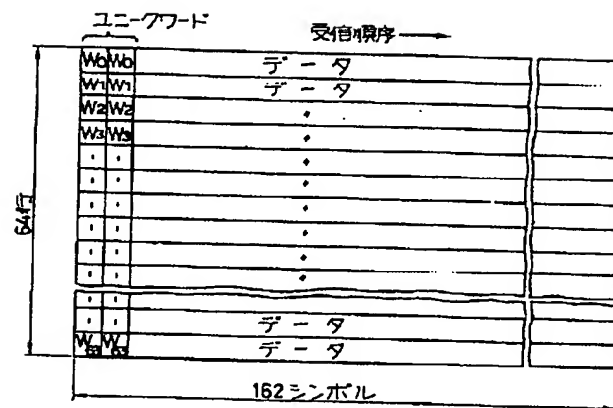
第二圖

[illegible]

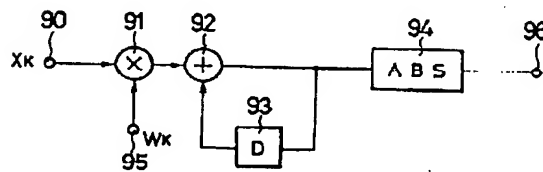
図 3 集



第 4 図



第 5 図



第 6 図

[illegible]